某机字长16位，采用补码定点小数表示，符号位为1位，数值位为15位，则可表示的最小负数为（ ）。

A.

B.

C.

D.

答案 C

某机字长32位，采用原码定点小数表示，符号位为1位，数值位为31位，则可表示的最小负小数为（ ）。

A.

B.

C.

D.

答案 C

某机字长32位，采用补码定点整数表示，符号位1位，数值位31位，则可表示的最小负整数为（ ）。

A.

B.

C.

D.

答案 D

已知[X]原=110100，[X]移=（ ）。

A. 101100

B. 001100

C. 101011

D. 011011

答案 B

下列数中最大的数是（ ）。

A. （101001）2

B. （52）8

C. （00111001）BCD

D. （2C）16

答案 D

下列数中最小的数是（ ）。

A. （101001）2

B. （52）8

C. （00111001）BCD

D. （101）16

答案 C

两个补码数相减，只有在符号位（ ）时有可能产生溢出。

A. 相同

B. 不同

C. 都是0

D. 都是1

答案 B

下列说法正确的是（ ）。

A. 采用双符号位补码进行加减运算可以避免溢出

B. 只有定点数运算才有可能溢出，浮点数运算不会产生溢出

C. 只有将两个正数相加时才有可能产生溢出

D. 只有带符号数的运算才有可能产生溢出

答案 D

浮点数的数值精度取决于（ ）。

A. 阶码的位数

B. 尾数的位数

C. 阶码采用的编码

D. 尾数采用的编码

答案 B

长度相同但格式不同的2种浮点数，假设前者阶码长、尾数短，后者阶码短、尾数长，其他规定均相同，则下列选项中（ ）是正确的。

A. 两者可表示的数的范围和精度相同

B. 前者可表示的数的范围大且精度高

C. 后者可表示的数的范围小但精度高

D. 前者可表示的数的范围小且精度高

答案 C

关于移码，下列选项中（ ）是错误的。

A. 对于同一个数值，移码和补码数值位相同，符号位相反

B. 移码的符号位0表示负数，1表示正数

C. 移码既可以表示整数，也能表示小数

D. 移码不能用于浮点数的尾数部分

答案 C

定点运算器用来进行（ ）。

A. 十进制加法运算

B. 定点运算

C. 浮点运算

D. 既进行定点运算也进行浮点运算

答案 B

运算器的主要功能是进行（ ）。

A. 逻辑运算

B. 算术运算

C. 逻辑运算和算术运算

D. 只作加法

答案 C

在定点二进制运算器中，加法运算一般通过（ ）来实现。

A. 原码运算的二进制加法器

B. 反码运算的二进制加法器

C. 原码运算的十进制加法器

D. 补码运算的二进制加法器

答案 D

ALU完成运算后要输出运算结果，但下列选项（ ）不是运算器给出的结果特征信息。

A. 是否溢出

B. 有无进位

C. 结果是否为零

D. 时钟信号

答案 D

运算器由多个部件组成，其核心部分是（ ）。

A. 多路开关

B. 数据总线

C. 累加寄存器

D. 算逻运算单元

答案 D

关于操作数的来源和去处，表述不正确的是（ ）。

A. 第一个来源和去处是CPU寄存器

B. 第二个来源和去处是外设中的寄存器

C. 第三个来源和去处是内存中的存贮器

D. 第四个来源和去处是外存贮器

答案 D

输入输出指令的功能是（ ）。

A. 进行算术运算和逻辑运算

B. 进行主存与CPU之间的数据传送

C. 进行CPU和I/O设备之间的数据传送

D. 改变程序执行的顺序

答案 C

指令系统中采用不同的寻址方式的目的是（ ）。

A. 降低指令译码的难度

B. 提高指令读取的速度

C. 缩短指令字长，扩大寻址空间，提高编程灵活性

D. 实现程序控制

答案 C

堆栈寻址的原则是（ ）。

A. 随意进出

B. 后进先出

C. 先进先出

D. 后进后出

答案 B

变址寻址方式中，操作数的有效地址等于（ ）的内容加上变址偏移量。

A. 基址寄存器

B. 堆栈指示器

C. 变址寄存器

D. 程序计数器

答案 C

寄存器间接寻址方式中，操作数在（ ）中。

A. 通用寄存器

B. 堆栈

C. 主存单元

D. 外存储器

答案 C

在控制器中，部件（ ）用于存放下一条指令的地址。

A. 指令指针IP

B. 地址寄存器AR

C. 指令寄存器IR

D. 程序计数器PC

答案 D

程序计数器PC属于（ ）的子部件。

A. 运算器

B. 控制器

C. 主存储器

D. 外存储器

答案 B

指令寄存器IR的位数取决于（ ）。

A. 存储器的容量

B. 指令字长

C. 机器字长

D. 地址总线宽度

答案 B

指令周期是CPU（ ）的时间。

A. 执行一条指令

B. 从主存中读取一条指令

C. 分析一条指令

D. 从主存中读取一条指令并分析、执行这条指令

答案 D

硬连线控制器中，使用（ ）提供指令在内存中的地址。

A. 节拍发生器

B. 程序计数器

C. 指令寄存器

D. 控制信号形成部件

答案 B

微程序控制器中，机器指令与微指令的关系是（ ）。

A. 每一条机器指令由一条微指令来执行

B. 每一条机器指令由一段用微指令编成的微程序来解释执行

C. 一段机器指令组成的程序可由一条微指令来执行

D. 一条微指令由若干条机器指令组成

答案 B

指令流水线需要处理好（ ）3个方面问题。

A. 结构相关、数据相关、控制相关

B. 结构相关、数据相关、逻辑相关

C. 结构相关、逻辑相关、控制相关

D. 逻辑相关、数据相关、控制相关

答案 A

若主存每个存储单元存8位数据，则（ ）。

A. 其地址线也为8位

B. 其地址线为16位

C. 其地址线与8有关

D. 其地址线与8无关

答案 D

某存储器容量为32K×16位，则（ ）。

A. 地址线为32根，数据线为16根

B. 地址线为16根，数据线为32根

C. 地址线为15根，数据线为16根

D. 地址线为16根，数据线为15根

答案 C

存取周期是指（ ）。

A. 存储器的写入时间

B. 存储器的读出时间

C. 存储器进行一次读操作和一次写操作之间所需要的最短时间

D. 存储器进行一次完整的读写操作所需要的全部时间

答案 D

和辅助存储器相比，主存储器的特点是（ ）。

A. 容量小，速度快，成本高

B. 容量小，速度快，成本低

C. 容量小，速度慢，成本高

D. 容量大，速度快，成本高

答案 A

在Cache的地址映像中，若主存中的任意一块均可映射到Cache内任意一块位置上，这种方法称为（ ）。

A. 全相联映射

B. 直接映射

C. 组相联映射

D. 混合映射

答案 A

虚拟存储器管理系统的基础是程序的局部性原理，因此虚存的目的是为了给每个用户提供比主存容量（ ）编程空间。

A. 小得多的逻辑

B. 大得多的逻辑

C. 小得多的物理

D. 大得多的物理

答案 B

在采用DMA方式高速传输数据时，数据传送是（ ）。

A. 在总线控制器发出的控制信号控制下完成的

B. 在DMA控制器本身发出的控制信号控制下完成的

C. 由CPU执行的程序完成的

D. 由CPU响应硬中断处理完成的

答案 B

中断允许触发器用来（ ）。

A. 表示外设是否提出了中断请求

B. CPU是否响应了中断请求

C. CPU是否正在进行中断处理

D. 开放或关闭可屏蔽硬中断

答案 D

在中断源设置一个中断屏蔽触发器，CPU可以根据需要对其执行置“１”或清“0”操作，便可实现对该中断源的（ ）管理。

A. 中断嵌套

B. 中断请求

C. 中断响应

D. 中断处理

答案 B

在独立编址方式下，存储单元和I/O设备是靠（ ）来区分的。

A. 不同的地址和指令代码

B. 不同的数据和指令代码

C. 不同的数据和地址

D. 不同的地址

答案 A

总线仲裁器的作用是确保任何时刻（ ）。

A. 只有一个总线主设备使用总线

B. 只有CPU可以使用总线

C. 可以有多个总线主设备共享总线

D. 内存储器可以获得总线的控制权

答案 A

长度相同格式不同的浮点数中，若其他规定均相同，则阶码长、尾数短的浮点数可表示的数值范围大、精度低。

A. √

B. ×

答案 A

浮点数的表示范围取决于尾数的位数，精度取决于阶码的位数。

A. √

B. ×

答案 B

海明校验码是对多个数据位使用多个校验位的一种检错纠错编码方案，不仅可以发现是否出错，还能发现是哪一位出错。

A. √

B. ×

答案 A

奇偶校验码可以校验奇数个位的出错，并能确定出错的位置。

A. √

B. ×

答案 B

定点运算器执行算术运算时会产生溢出，造成溢出的原因是主存容量不够。

A. √

B. ×

答案 B

运算器内部寄存器的个数与系统运行的速度无关。

A. √

B. ×

答案 B

MIPS计算机的运算器部件，主要由128个寄存器组成的寄存器堆和一个执行数据运算的ALU组成。

A. √

B. ×

答案 A

运算器芯片Am2901包含三组三位控制信号，分别用来控制8种运算功能，8个数据来源和选择运算结果并输出的功能。

A. √

B. ×

答案 A

直接寻址是在指令字中直接给出存储器中操作数的地址，而不是直接给出操作数本身。

A. √

B. ×

答案 A

基地址寻址方式中，操作数的有效地址等于基址寄存器内容加上形式地址。

A. √

B. ×

答案 A

RISC计算机使用的寻址方式简单，指令条数少，操作功能简单。

A. √

B. ×

答案 A

CISC计算机使用的寻址方式简单，指令条数少，操作功能简单。

A. √

B. ×

答案 B

程序计数器PC主要用于解决指令的执行次序。

A. √

B. ×

答案 A

每个指令执行步骤，控制器都将为计算机的各部件产生一个控制信号。

A. √

B. ×

答案 B

微程序控制器中，每一条机器指令由一段用微指令编成的微程序来解释执行。

A. √

B. ×

答案 A

硬连线控制器中，每条指令不同的执行步骤是通过控制信号形成部件的不同编码状态来区分的。

A. √

B. ×

答案 B

计算机的流水线中，每个阶段只完成一条指令的一部分功能，不同阶段并行完成流水线中不同指令的不同功能。

A. √

B. ×

答案 A

随机访问存储器包括静态存储器SRAM、动态存储器DRAM和只读存储器ROM。

A. √

B. ×

答案 B

在Cache的地址映像中，全相联映像是指主存中的任意一字块均可映像到Cache内任意一字块位置的一种映像方式。

A. √

B. ×

答案 A

在程序的执行过程中，Cache与主存的地址映像是由操作系统来管理的。

A. √

B. ×

答案 B

组相联映像可以转化为直接映像或全相联映像，所以说，它是直接映像和全相联映像的普遍形式。

A. √

B. ×

答案 A

引入虚拟存储系统的目的，是为了加快外存的存取速度。

A. √

B. ×

答案 B

DMA控制器通过中断向CPU发DMA请求信号。

A. √

B. ×

答案 B

中断服务程序的最后一条指令是中断返回指令。

A. √

B. ×

答案 A

在三总线计算机系统中，外设和主存单元统一编址，可以不使用I/O指令。

A. √

B. ×

答案 B

从给定的选项中选择你认为正确的一项。

A. 半加器

B. 全加器

C. 原码

D. 补码

E. 数据校验

F. 检查溢出

G. 正确

H. 错误

I. 异或

J. 与或

(1).加法器是由（ ）和相应的逻辑电路组成的。

答案 B

(2).定点数的加减法可以由带符号位的原码、反码和补码直接参与运算，其中（ ）加减法运算的实现规则最简单，电路实现也最方便。

答案 D

(3).执行补码加减法运算一定要（ ），否则无法确定是否正确。

答案 F

(4).使用双符号位执行加减法运算后，若两个符号位不同，即出现01和10，表示运算结果（ ）。

答案 H

(5).在数值运算中数值位向符号位进位，或符号位向更高位进位产生的溢出，可以用这两个进位输出的（ ）操作来判断。

答案 I

从给定的选项中选择你认为正确的一项。

A. 阶码

B. 尾数

C. 阶码和尾数

D. 浮点数

E. 移码数

F. 规格化操作

G. 隐藏位技术

(1).对于同一个数值，它的（ ）与补码数的数值位相同，符号位相反。

答案 E

(2).浮点数用（ ）表示数据。

答案 C

(3).小数点的位置可以在数据位移动的数据称为（ ）。

答案 D

(4).浮点数的溢出，是由其（ ）是否溢出表现出来的。

答案 A

(5).在实用中把浮点数的尾数左移一位，将最高位的1移走，从而提高数值的精度，这项处理称之为（ ）。

答案 G

从给定的选项中选择你认为正确的一项。

A. 读取指令

B. 指令译码

C. 下一条指令地址的计算

D. 数据计算

E. 控制器设计简单

F. 控制器设计复杂

(1).一个指令周期中，（ ）是每一条指令都必须执行的，所完成的功能对所有指令都相同。

答案 A

(2).一个指令周期中，（ ）对多数指令所完成的功能是类似的。

答案 B

(3).一条指令在执行过程中，一定要完成（ ）并保存，以保证程序自动连续执行。

答案 C

(4).指令采取顺序方式执行的优点是（ ）。

答案 E

(5).指令流水线方式是提高计算机硬件性能的重要技术和有效措施，但它的（ ）。

答案 F

从给定的选项中选择你认为正确的一项。

A. 微指令地址

B. 控制存储器

C. 微指令寄存器

D. 微程序控制器

E. 硬连线控制器

F. 简单

G. 复杂

(1).微程序控制器是通过（ ）的衔接区分指令执行步骤的。

答案 A

(2).微程序控制器的控制信号被读出后，还需经过一个（ ）送到被控制部件。

答案 C

(3).相对硬连线控制器，微程序控制器的设计与实现（ ）。

答案 F

(4).为了获得快一些的运行速度，控制器部件应选择（ ）。

答案 E

(5).（ ）是微程序控制器的核心部件。

答案 B

从给定的选项中选择认为正确的一项。

A. 存储矩阵

B. 全相联映像

C. 组相联映像

D. 虚拟存储器

E. 高速缓存

F. 主存地址空间

G. 辅存地址空间

H. 局部性

I. 局限性

(1).无论是动态存储器还是静态存储器，都是由（ ）、地址译码器和输入、输出控制电路组成的。

答案 A

(2).在Cache的三种映像方式中，（ ）实际上是对另外两种映像方式的折中，是它们的普遍形式。

答案 C

(3).计算机存储系统中，（ ）是解决运行大程序主存空间不足所使用的技术。

答案 D

(4).虚拟存储器有三种地址空间，其中（ ）用于存放运行的程序和数据。

答案 F

(5).多级结构存储器系统，是建立在程序运行的（ ）原理之上的。

答案 H

从给定的选项中选择认为正确的一项。

A. 并行

B. 串行

C. 端口

D. 接口

E. 输出指令

F. 输入指令

(1).近距离设备与主机间传输数据，适合选用（ ）接口。

答案 A

(2).远程终端及计算机网络设备等远离主机的设备传输信息，更适合选用（ ）接口。

答案 B

(3).接口与端口是两个不同的概念，（ ）是指接口电路中可以被CPU直接访问的寄存器。

答案 C

(4).CPU通过（ ）可以从有关端口读取信息。

答案 F

(5).CPU也可以通过（ ）把信息写入有关端口。

答案 E

根据题目描述，计算得到结果。

将十进制数( −0.288 )10转化成二进制数，要求小数点后保留7位数值位，正确结果为（ ）。

A. ( −0.0100100 )2

B. ( −0.0100101 )2

C. ( −0.0100110 )2

D. ( −0.0110100 )2

答案 A

将十六进制数(2BA)16化成十进制数，正确结果为（ ）。

A. (698)10

B. (754)10

C. (534)10

D. (1243)10

答案 A

根据题目描述，计算得到结果。

将十进制数38转换成二进制数，正确结果为（ ）。

A. ( 100110 )2

B. ( 011001 )2

C. ( 100111 )2

D. ( 111001 )2

答案 A

将十进制数-0.267转换成二进制数，要求小数点后保留7位数值位，正确结果为（ ）。

A. ( −0.0100010 )2

B. ( −0.0010001 )2

C. ( −0.0100110 )2

D. ( −0.0011011 )2

答案 A

根据题目描述，计算得到结果。

将十进制数(0.73)10转换为8421BCD码，正确结果为（ ）。

A. ( 0.01110011 )BCD

B. ( 01110011 )BCD

C. ( 0.10111010 )BCD

D. ( 0.10111010 )2

答案 A

将十六进制数(1A5)16转换为十进制数，正确结果为（ ）。

A. ( 421 )10

B. ( 437 )10

C. ( 405 )10

D. ( 805 )10

答案 A

根据题目描述，计算得到结果。

已知定点小数的真值X＝- 0.1001，写出[X]反，正确结果为（ ）。

A. 1 0110

B. 1 1001

C. 0 0110

D. 0 1001

答案 A

已知定点小数的真值X＝- 0.1001，Y＝0.1101，求[X - Y]补，正确结果为（ ）。

A. 1 1100

B. 0 1110

C. 0 0010

D. 溢出

答案 D

根据题目描述，计算得到结果。

写出X＝10111101的补码表示，正确结果为（ ）。

A. 0 10111101

B. 0 01000011

C. 1 10111101

D. 1 01000011

答案 A

已知X＝10111001，Y＝- 00101011，求[X + Y]补，正确结果为（ ）。

A. 0 10001110

B. 1 10001110

C. 0 11100100

D. 溢出

答案 A

根据题目描述，计算得到结果。

写出Y＝- 00101011的补码表示，正确结果为（ ）。

A. 1 11010101

B. 1 00101011

C. 0 11010101

D. 0 00101011

答案 A

已知X＝10111101，Y＝- 00101011，求[X-Y]补，正确结果为（ ）。

A. 0 11101000

B. 1 11101000

C. 0 10010010

D. 溢出

答案 A